

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-170167
(43)Date of publication of application : 04.07.1995

(51)Int.CI. H03K 19/0175
H03K 5/007

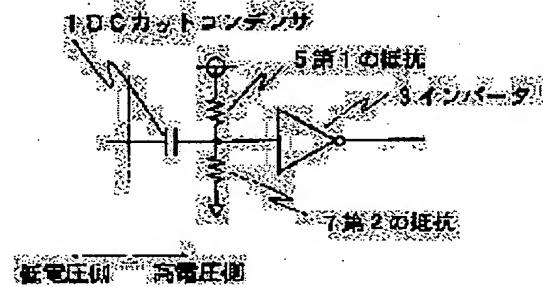
(21)Application number : 05-313452 (71)Applicant : CITIZEN WATCH CO LTD
(22)Date of filing : 14.12.1993 (72)Inventor : SAKURAI YASUHIRO

(54) LEVEL SHIFTER FOR AC SIGNAL

(57)Abstract:

PURPOSE: To avoid the self-oscillation of the level shifter for an AC signal and to attain the low power consumption.

CONSTITUTION: The level shifter is provided with a cut capacitor 1, an inverter 3, a 1st resistor 5 and a 2nd resistor 7 and a high power supply voltage is divided by the 1st resistor 5 and the 2nd resistor 7 to set an operating point of the inverter 3 as an amplifier to be a midpoint of an inverting operating region of the inverter 3. Thus, the AC signal use level shifter with low power consumption is obtained without self-oscillation by providing a required minimum margin to the amplification factor of the inverter.



(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平7-170167 ✓

(43)公開日 平成7年(1995)7月4日

(51)Int.Cl.[®]
H 03 K 19/0175
5/007

識別記号

府内整理番号

F I

技術表示箇所

8839-5 J

H 03 K 19/ 00
5/ 00

1 0 1 A
C

審査請求 未請求 請求項の数2 O L (全 4 頁)

(21)出願番号 特願平5-313452

(22)出願日 平成5年(1993)12月14日

(71)出願人 000001960

シチズン時計株式会社

東京都新宿区西新宿2丁目1番1号

(72)発明者 桜井 保宏

埼玉県所沢市大字下富字武野840番地 シ
チズン時計株式会社技術研究所内

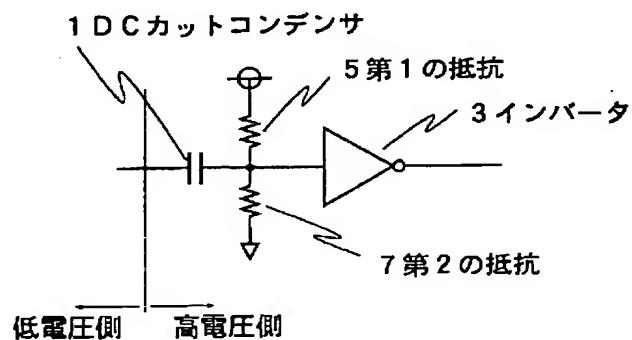
(54)【発明の名称】 交流信号用レベルシフタ

(57)【要約】

【目的】 交流信号用レベルシフタの自励発振をなくし、また低消費電力を達成する。

【構成】 DCカットコンデンサ1とインバータ3と第1の抵抗5と第2の抵抗7とを備え、第1の抵抗5と第2の抵抗7により高電圧側の電源電圧を分割することによって、インバータ3の増幅器としての動作点をインバータ3の反転動作領域の中点になるよう設定する構成とする。

【効果】 自励発振がなく、インバータの増幅率を必要最小限のマージンとすることで低消費電力の交流信号用レベルシフタを提供できる。



【特許請求の範囲】

【請求項1】低電圧の交流信号を、これよりも高い電圧の交流信号に変換するレベルシフタであり、低電圧側の交流信号から直流成分を除去するDCカットコンデンサと、DCカットコンデンサに入力を接続するインバータと、DCカットコンデンサとインバータの入力との接続点に一方の端子を接続する第1の抵抗と、DCカットコンデンサとインバータの入力との接続点に一方の端子を接続する第2の抵抗とを備え、第1の抵抗の他方の端子を、高電圧側の電源の高電位側に接続し、第2の抵抗の他方の端子を、高電圧側の電源の低電位側に接続することを特徴とする交流信号用レベルシフタ。

【請求項2】インバータはpチャネルMOSトランジスタとnチャネルMOSトランジスタとで相補性金属酸化膜半導体の構造を構成し、第1の抵抗はインバータを構成するpチャネルMOSトランジスタと同時に形成するpチャネルMOS抵抗であり、第2の抵抗はインバータを構成するnチャネルMOSトランジスタと同時に形成するnチャネルMOS抵抗であり、さらに、第1の抵抗を構成するpチャネルMOS抵抗のチャネル幅をチャネル長で割った値と、第2の抵抗を構成するnチャネルMOS抵抗のチャネル幅をチャネル長で割った値との比が、インバータを構成するpチャネルMOSトランジスタのチャネル幅をチャネル長で割った値と、インバータを構成するnチャネルMOSトランジスタのチャネル幅をチャネル長で割った値との比とに等しくすることを特徴とする交流信号用レベルシフタ。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、交流信号を扱う多電源の電子機器や、あるいは単一電源であっても出力電圧を異なる複数の定電圧発生回路を備えて実効的に多電源であるような電子機器における、交流信号用レベルシフタの構成に関するものである。

【0002】

【従来の技術】携帯電話や自動車電話などに搭載されるデジタル温度補償型水晶発振器などのように、複数の定電圧発生回路を備えて実効的に多電源であるような電子機器は数多い。

【0003】このような多電源の電子機器において、低電圧側から高電圧側に信号を伝達するためには、その電圧差が僅かである場合を除き、レベルシフタが必要である。

【0004】伝達すべき信号が直流レベルであるか、あるいは交流であってもその周波数が低い場合は、たすき型と呼ばれる一般的なレベルシフタを用いてもよいが、たすき型のレベルシフタは動作速度が遅いので、周波数の高い交流信号の伝達には不向きである。

【0005】そのため、周波数の高い交流信号を低電圧側から高電圧側に伝達する場合には、通常は直流成分を

DCカットコンデンサで除去した後、増幅器を用いて高電圧側の電圧レベルまで振幅を持ち上げるという手段を採用している。

【0006】増幅器は通常、ある直流バイアスを与えることでその動作点を決めているが、従来は入力と出力とを抵抗で接続するという、いわゆる帰還抵抗によって動作点を決定している。図3は従来例における交流信号用レベルシフタの構成を示す回路図である。

【0007】以下に図3に示す従来例における交流信号用レベルシフタの構成を説明する。DCカットコンデンサ1の一方の端子に低電圧側の交流信号を入力し、直流成分を除去してDCカットコンデンサ1の他方の端子を高電圧側の電源で動作するインバータ3の入力に接続し、インバータ3の増幅作用によって信号の振幅を高電圧側のレベルまで持ち上げる構成としている。

【0008】また、効率よく信号を増幅するためには、増幅率の大きいところ、すなわちインバータ3の反転動作領域の中点の位置に、増幅器としての動作点がなければならないが、インバータ3の出力とインバータ3の入力とを帰還抵抗17で接続することにより、インバータ3の反転動作領域の中点付近に動作点を確保している。

【0009】

【発明が解決しようとする課題】図3に示すような従来のレベルシフタは、インバータ3の出力が帰還抵抗17を通じてインバータ3の入力に帰還しているために、交流信号の入力がないときは自励発振してしまうという課題がある。

【0010】また、図3に示すような従来のレベルシフタは、製造プロセスのバラツキなどによって、インバータ3の反転動作電圧が電源電圧の半分の位置からずれた場合、増幅器としての動作点が増幅率の小さい領域に移動してしまい、増幅効率が低下して信号が正しく伝わらなくなるという恐れがあるため、あらかじめインバータの増幅率を大きく設計せざるを得ず、そのため消費電力が大きくなるという課題がある。

【0011】本発明の目的は、上記課題を解決して、自励発振をすることのない交流信号用レベルシフタを提供すること、および、低消費電力の交流信号用レベルシフタを提供することである。

【0012】

【課題を解決するための手段】上記の目的を達成するため、本発明による交流信号用レベルシフタは、下記の構成とする。

【0013】すなわち、自励発振を防止するために、低電圧側の交流信号から直流成分を除去するDCカットコンデンサと、DCカットコンデンサに入力を接続するインバータと、DCカットコンデンサとインバータの入力との接続点に一方の端子を接続する第1の抵抗と、DCカットコンデンサとインバータの入力との接続点に一方の端子を接続する第2の抵抗とを備え、第1の抵抗の他方の端子を、高電圧側の電源の高電位側に接続し、第2の抵抗の他方の端子を、高電圧側の電源の低電位側に接続することを特徴とする交流信号用レベルシフタ。

方の端子を、高電圧側の電源の高電位側に接続し、第2の抵抗の他方の端子を、高電圧側の電源の低電位側に接続することを特徴とする。

【0014】さらに、インバータの増幅率を必要最小限のマージンとして低消費電力を達成するために、下記の構成とする。

【0015】すなわち、インバータはpチャネルMOSトランジスタとnチャネルMOSトランジスタとで相補性金属酸化膜半導体の構造を構成し、第1の抵抗はインバータを構成するpチャネルMOSトランジスタとともに形成するpチャネルMOS抵抗であり、第2の抵抗はインバータを構成するnチャネルMOSトランジスタとともに形成するnチャネルMOS抵抗であり、さらに、第1の抵抗を構成するpチャネルMOS抵抗のチャネル幅をチャネル長で割った値と、第2の抵抗を構成するnチャネルMOS抵抗のチャネル幅をチャネル長で割った値との比が、インバータを構成するpチャネルMOSトランジスタのチャネル幅をチャネル長で割った値と、インバータを構成するnチャネルMOSトランジスタのチャネル幅をチャネル長で割った値との比とに等しくすることを特徴とする。

【0016】

【作用】本発明による交流信号用レベルシフタにおいては、動作点の決定を電源間の抵抗分割によつておつり、出力が入力に帰還する経路は存在しない。したがつて、自励発振が防止できるのである。

【0017】本発明によれば、インバータをpチャネルMOSトランジスタとnチャネルMOSトランジスタから成る相補性金属酸化膜半導体（以下、CMOSと記載する）で構成し、電源間を分割する抵抗を、これらのMOSトランジスタとともに形成するMOS抵抗で構成することにより、製造プロセスのバラツキによらず、動作点が常にインバータの反転動作領域の中点に一致するため、インバータの増幅率を必要最小限のマージンにして低消費電力の交流信号用レベルシフタを実現できる。

【0018】

【実施例1】以下に、図面をもちいて本発明の実施例1を詳述する。図1は、本発明の実施例1における交流信号用レベルシフタの構成を示す回路図である。

【0019】図1において、直流成分を除去するDCカットコンデンサ1とインバータ3の入力との交点に、第1の抵抗5と第2の抵抗7とを接続し、第1の抵抗5の他方の端子を、高電圧側の電源の高電位側に接続し、第2の抵抗7の他方の端子を、高電圧側の電源の低電位側に接続している。

【0020】図1においては、インバータ3の増幅器としての動作点は、第1の抵抗5と第2の抵抗7とで電源電圧を分割することによって決定しており、インバータ3の出力がインバータ3の入力に帰還する経路は存在しない。

【0021】したがつて、図1に示す交流信号用レベルシフタは、自励発振を起こすことがない。

【0022】なお、増幅器の効率が最大になるためには、インバータ3の反転動作領域の中点に動作点が来るようにする必要がある。そのために第1の抵抗5と第2の抵抗7との大きさの比を選ぶことが必要である。

【0023】また、交流信号がインバータ3を反転するには、入力に十分な大きさの振幅で入力されなければならないことから、DCカットコンデンサ1のインピーダンスに比べ、第1の抵抗5と第2の抵抗7の大きさを十分に大きくすることはいうまでもない。

【0024】

【実施例2】以下に、図面をもちいて本発明の実施例2を詳述する。図2は、本発明の実施例2における交流信号用レベルシフタの構成を示す回路図である。基本的な回路構成は図1と等価である。

【0025】図2に示すように、pチャネルMOSトランジスタ9とnチャネルMOSトランジスタ11とでCMOSのインバータ3を構成し、pチャネルMOSトランジスタ9と同時に形成するpチャネルMOS抵抗13で第1の抵抗を構成し、nチャネルMOSトランジスタ11と同時に形成するnチャネルMOS抵抗15で第2の抵抗を構成している。

【0026】そして、pチャネルMOS抵抗13のチャネル幅をチャネル長で割った値と、nチャネルMOS抵抗15のチャネル幅をチャネル長で割った値との比が、pチャネルMOSトランジスタ9のチャネル幅をチャネル長で割った値と、nチャネルMOSトランジスタ11のチャネル幅をチャネル長で割った値との比とに等しくしている。

【0027】チャネル幅をチャネル長で割った値の、pチャネルとnチャネルとの比をpn比と呼ぶが、pチャネルMOSトランジスタ9とnチャネルMOSトランジスタ11のpn比が、このインバータ3の反転動作領域の中点を決め、pチャネルMOS抵抗13とnチャネルMOS抵抗15のpn比が、増幅器としての動作点を決めている。

【0028】本発明においては、MOSトランジスタとMOS抵抗とを同時に形成し、それぞれのpn比を等しくしておこことにより、製造バラツキによらず、常に動作点がインバータ3の反転動作領域の中点に一致するため、インバータの増幅率のマージンは最小限のマージンを必要とするだけである。

【0029】なお、図1でも説明したように、pチャネルMOS抵抗13とnチャネルMOS抵抗15の大きさは、DCカットコンデンサ1のインピーダンスに比べ十分に大きく設定する必要があることはいうまでもない。

【0030】以上図1および図2の実施例にしたがつて本発明を詳細に説明したが、本発明は図1および図2の実施例に限定されるものではなく、その趣旨を逸脱しな

い範囲で種々の変更が可能であることはいうまでもない。

【0031】たとえば図1において、第1の抵抗5と第2の抵抗7とは固定の抵抗としているが、どちらかを可変抵抗とし、インバータ3の仕上がり状態に応じて、増幅器としての動作点がインバータ3の反転動作領域の中点に一致するよう調整する機構を設けてもよい。

【0032】また、たとえば図2においてはCMOS構成としたが、インバータとMOS抵抗それぞれの高電位側と低電位側の電気特性の比を等しくするという構成ならば、pチャネルMOSだけあるいはnチャネルMOSだけの構成であっても差し支えない。

【0033】どのような変更であっても、電源の抵抗分割によって動作点を決定するという構成とするならば、自励発振をなくすという目的を達成することができ、またインバータと抵抗とを同じデバイスにし、それぞれの高電位側と低電位側の電気特性の比を等しくするという構成とするならば、インバータの増幅率を必要最小限のマージンで構成することにより低消費電力の交流信号用レベルシフタを提供するという目的が達成されるのである。

【0034】

【発明の効果】以上のように電源を抵抗分割によって動作点を決定することにより、自励発振のない交流信号用

レベルシフタを提供することができ、さらに、その電源を分割する抵抗を、インバータを構成するデバイスと同一のデバイスで構成することにより、製造プロセスのバラツキによらず、動作点が常にインバータの反転動作領域の中点に一致するため、インバータの増幅率を必要最小限のマージンとすることで低消費電力の交流信号用レベルシフタを提供することが可能となる。

【図面の簡単な説明】

【図1】本発明の実施例1における交流信号用レベルシフタの構成を示す回路図である。

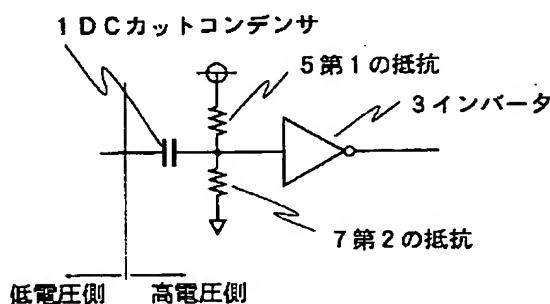
【図2】本発明の実施例2における交流信号用レベルシフタの構成を示す回路図である。

【図3】従来例における交流信号用レベルシフタの構成を示す回路図である。

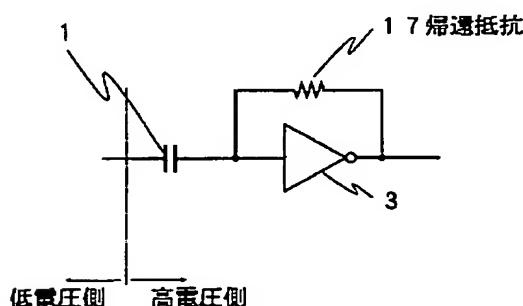
【符号の説明】

- | | |
|----|----------------|
| 1 | DCカットコンデンサ |
| 3 | インバータ |
| 5 | 第1の抵抗 |
| 7 | 第2の抵抗 |
| 9 | pチャネルMOSトランジスタ |
| 11 | nチャネルMOSトランジスタ |
| 13 | pチャネルMOS抵抗 |
| 15 | nチャネルMOS抵抗 |
| 17 | 帰還抵抗 |

【図1】



【図3】



【図2】

